

TRAFFIC CONTROL METHOD OF ASYNCHRONOUS TRANSFER MODE SWITCH

Patent number: KR2001078518
Publication date: 2001-08-21
Inventor: KIM BONG TAE (KR); OH SEOK YONG (KR); PARK GWON CHEOL (KR)
Applicant: KOREA TELECOMMUNICATION (KR); KOREA ELECTRONICS TELECOMM (KR)
Classification:
- **international:** H04L12/28
- **european:**
Application number: KR19990062437 19991227
Priority number(s): KR19990062437 19991227

Abstract not available for KR2001078518

Data supplied from the **esp@cenet** database - Worldwide

ABSTRACT

The object of the present invention is to provide traffic control method controlling cell congestion of sharing buffer type-ATM switch module in order to accept ABR (Available Bit Rate) and UBR (unspecified Bit Rate) service of ATM (Asynchronous Transfer Mode) exchange system.

In accordance with the present invention, in controlling method of ABR (Available Bit Rate) and UBR (unspecified Bit Rate) service of ATM (Asynchronous Transfer Mode) exchange system made up of input/output module and central exchange module, a traffic control method which records the sum of output link buffer volume of all units switch elements in exchange module inside in which data cell passes by using header of data cell in date cell header in order to compute scheduling speed in Ingress TCM and transmits to Egress TCM is provided

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. H04L 12/28	(11) 공개번호 특2001-0078518
(21) 출원번호 (22) 출원일자	10-1999-0062437 1999년 12월 27일
(71) 출원인	한국전자통신연구원 대전 유성구 가정동 161번지 한국전기통신공사 이계철 경기 성남시 분당구 정자동 206
(72) 발명자	오석용 대전광역시 유성구 어은동 한빛아파트 118-1306 김봉태 대전광역시 유성구 어은동 99한빛아파트 106-703 박권철 대전광역시 유성구 전민동 엑스포아파트 109동 301호
(74) 대리인	전영일

(54) 비동기 접속 모두 교환기의 트래픽 제어 방법

요약

본 발명은 ATM(비동기 전송 모드, Asynchronous Transfer Mode) 교환 시스템에서 ABR(Available Bit Rate, 사용 가능한 비트 속도) 및 UBR(Unspecified Bit Rate, 불특정 비트 속도) 서비스를 수용하기 위하여 공유 버퍼형 ATM 스위치 모듈의 셀 적체를 제어하는 트래픽 제어 방법을 제공하는데 그 목적이 있다.

본 발명에 따르면, 입출력 정합 모듈 및 중앙 교환 모듈로 구성되는 ATM(Asynchronous Transfer Mode, 비동기 전송 모드) 교환 시스템에 ABR(Available Bit Rate, 가용 비트 속도) 및 UBR(Unspecified Bit Rate, 불특정 비트 속도) 서비스의 트래픽 제어 방법에 있어서, Ingress TCM에서의 스케줄링 속도를 계산하기 위하여 데이터 셀의 헤더를 이용해서 데이터 셀이 지나는 교환 모듈 내부의 모든 단위 스위치 소자의 출력 링크 버퍼의 크기의 합을 데이터 셀의 헤더에 기록하여 Egress TCM으로 전달하는 것을 특징으로 하는 트래픽 제어 방법이 제공된다.

대표도

五三

영세서

도면의 간단한 설명

100원 이하의 적금을 ATM 교환 시스템의 구성을 나타낸 블록도이고.

도 2는 본 발명의 일 실시예에 따른 TCM 내부에서 ABR 및 UBR을 포함하는 복수의 ATM 트래픽 클래스를 수용하는 버퍼 관리 구조 및 스케줄링 구조를 나타낸 도면이고,

도 3은 본 발명의 일 실시예에 따른 데이터 셀의 흐름과 ABR 및 UBR 트래픽의 제어 메커니즘을 나타낸 도면이고,

도 4는 본 발명의 일 실시예에 따른 Egress TCM M에서 N번째 연결이 거쳐온 스위치 모듈 내부의 총 버퍼 함을 구하는 과정을 논리적으로 나타낸 도면이고,

도 5는 빌 박명의 일 실시예에 따른 Ingress 및 Egress TCM의 내부 구성을 나타낸 도면이고,

도 6은 본 발명의 일 실시예에 따른 BRM 셀이 도착할 때, Egress TCM에서 BRM 셀의 ER field에 실리게 될 연결별 스케줄링 속도를 계산하는 과정을 나타낸 도면이다.

◆ 도면의 주요 부분에 대한 설명 ◆

111, 121 : 입출력 정합 모듈(Input Module, Output Module)
 112, 122 : 라인 정합 장치(Line Interface)
 113, 123 : 트래픽 제어 모듈(Traffic Control Module)
 131 : 교환 모듈(Switch Module) 141 : 스위치 포트
 211: 연결별 큐 212 : 연결별 스케줄러
 221 ~ 223 : 클래스별 큐 231 : 클래스별 스케줄러
 311 : 입력측 트래픽 제어 모듈(Ingress TCM)
 312 ~ 315 : 클래스별 큐 316 : 클래스별 스케줄러
 321 : 교환 모듈(Switch Module)
 322 ~ 324 : 단위 스위치 소자
 325 : 단위 스위치 소자의 출력 링크
 331 ~ 332 : 출력측 트래픽 제어 모듈(Egress TCM)
 411 : 입력측 트래픽 제어 모듈(Ingress TCM)
 421 : 교환 모듈(Switch Module)
 422 ~ 424 : 단위 스위치 소자
 431 : 출력측 트래픽 제어 모듈(Egress TCM)
 432 : Egress TCM의 출력 링크 큐
 511 : Ingress TCM
 512 : 데이터 셀을 클래스 별로 분류하는 수단(Demux)
 513 : ABR 연결별 큐 514 : UBR 연결별 큐
 515 : 클래스별 큐 516 : 클래스별 스케줄러

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 ATM 교환기의 트래픽 제어 방법에 관한 것이며, 특히, ATM 교환 시스템에서 ABR 및 UBR 서비스를 수용하기 위하여 공유 버퍼형 ATM 스위치 모듈의 셀 적체를 제어하는 트래픽 제어 방법에 관한 것이다.

최근 수요가 급격히 늘고 있고, 가까운 미래에는 전체 트래픽의 90% 이상을 차지할 것으로 예상되는 인터넷 서비스를 ATM 통신망에서 수용하기 위하여 ATM의 ABR(Available Bit Rate, 가용 비트 속도) 및 UBR(Unspecified Bit Rate, 불특정 비트 속도) 서비스를 이용하는 방법이 유력시되고 있다. ABR 서비스는 CBR(Constant Bit Rate, 특정 비트 속도)이나 VBR(Variable Bit Rate, 가변 비트 속도) 서비스와 같이 연결 설정 시에 할당된 대역을 고정적으로 사용하지 않고, 송(수)신원과 망 사이에 흐름 제어를 통하여 ATM 망의 상황에 따라 동적으로 할당된 대역을 사용하게 된다. 따라서, 셀 지연에는 민감하지 않고, 셀 순서에 민감한 서비스에 이용된다.

또한 UBR 서비스는 인터넷 서비스와 같은 Best-effort와 같은 개념의 서비스로써, 망 내에 여유 대역폭이 있을 때에만 이를 이용하므로, 그 서비스 품질에 대해서는 아무것도 보장할 수가 없다.

ABR 서비스의 흐름 제어는 데이터 셀의 전송 속도에 비례해서 발생시키는 RM(Resource Management) 셀을 이용하여 이루어지고, RM 셀이 송신원에서 발생되어 망을 거쳐 수신원에 도달하게 되면, 수신원에서는 이것을 다시 송신원쪽으로 되돌려 보낸다. 이 때, 망에서는 RM 셀 내부 필드를 이용하여 망 내부의 폭주 상태를 송신원 또는 수신원에 전달할 수 있다. 이러한 ABR 흐름 제어는 크게 EFCI(Explicit Forward Congestion Indication) 방식과 ER(Explicit Rate) 방식으로 나눌 수 있다.

EFCI 방식은 데이터 셀 내부의 EFCI 비트를 이용하여 망 내부의 폭주 상태를 송신원에 전달하여 송신 데이터 전송 속도를 제어하는 방법이다. 이 방법은 별도의 장치없이도 스위치에서 ABR 서비스를 수용할 수 있지만, ABR 서비스 연결들간의 공평성 문제나 폭주 발생시 이로부터 빨리 벗어나지 못하는 등의 문제점이 있다.

한편, ER 방식의 흐름 제어는 망의 폭주 상태(버퍼 상태)에 따라 ER 값을 계산하고, 이것을 RM 셀 내부의 ER 필드에 실어줌으로써, 송신원에서의 데이터 전송 속도를 효율적으로 조절할 수 있다. 대역 사용의 공평성이나 성능면에서는 상기 EFCI 방식보다 더 우수하지만, 구현이 복잡하고, 이를 구현하기 위해서는 스위치 모듈 내부에 이를 구현하기 위한 별도의 장치와 알고리즘이 필요하다는 문제점이 있다.

근거리 통신망이나 사설망에 사용되는 ATM 교환기에서는 복잡한 장치와 알고리즘을 스위치 모듈 내부에

구현하는 것이 가능하지만, 공중망이나 백본용으로 사용되는 대용량의 교환 시스템에서는 고속의 교환과 하드웨어 집적의 한계 때문에 스위치 모듈 내부에는 작은 용량의 공통 버퍼만을 두고, ABR 트래픽의 ER 값 계산등을 포함한 대부분의 트래픽 제어 기능은 스위치 모듈의 출력력부에 위치하는 트래픽 제어 모듈(TCM : Traffic Control Module)에서 수행하는 구조로 되어 있다. 스위치 입력부에 위치하는 Ingress TCM에는 ABR, UBR 각 연결들 사이에 공평성을 보장하기 위한 스케줄링 기능이 포함된다.

이러한 대용량의 교환기는 대부분 단위 스위치 소자들로 구성되는데, Ingress TCM에서의 스케줄링 단위 스위치 소자 내부의 버퍼 상태를 고려하지 아니하면, 순간적인 트래픽의 집중(burst)으로 인하여, 단위 스위치 내부의 작은 버퍼에서의 폭주가 발생하게 된다. 종래의 제어 방법에서는 ABR, UBR의 각 연결별 스케줄링 가중치를 연결 설정시나 해제시에만 지정하고, 그 사이의 시간에는 정해진 가중치에 의해 서만 셀 스케줄링을 하기 때문에 스위치 내부 버퍼의 상태를 고려하지 못하게 되는 문제가 있었다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 종래기술의 문제점을 해결하기 위하여 안출된 것으로서, ATM(비동기 전송 모드, Asynchronous Transfer Mode) 교환 시스템에서 ABR(Available Bit Rate, 사용 가능한 비트 속도) 및 UBR(Unspecified Bit Rate, 불특정 비트 속도) 서비스를 수용하기 위하여 공유 버퍼형 ATM 스위치 모듈의 셀 적체를 제어하는 트래픽 제어 방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

앞서 설명한 바와 같은 목적을 달성하기 위한 본 발명에 따르면, 입출력 정합 모듈 및 중앙 교환 모듈로 구성되는 ATM(Asynchronous Transfer Mode, 비동기 전송 모드) 교환 시스템에 ABR(Available Bit Rate, 사용 가능한 비트 속도) 및 UBR(Unspecified Bit Rate, 불특정 비트 속도) 서비스의 트래픽 제어 방법에 있어서, Ingress TCM에서의 스케줄링 속도를 계산하기 위하여 데이터 셀의 헤더를 이용해서 데이터 셀이 지나는 교환 모듈 내부의 모든 단위 스위치 소자의 출력 링크 버퍼의 크기의 합을 데이터 셀의 헤더에 기록하여 Egress TCM으로 전달하는 것을 특징으로 하는 트래픽 제어 방법이 제공된다.

아래에서, 본 발명에 따른 양호한 일 실시예를 첨부한 도면을 참조로 하여 상세히 설명하겠다.

도 1은 본 발명이 적용되는 ATM 교환 시스템의 구성을 나타낸 블록도로서, 다수의 가입자 또는 중계선을 수용하는 다수의 정합 모듈(111, 121)과 상기 정합 모듈(111, 121)을 수용하는 중앙 교환 모듈(Switch Module, 131)로 구성된다. 데이터의 전송 방향에 따라 교환 모듈(131)로 유입되는 부분을 입력 모듈(Input Module, 111), 상기 교환 모듈로부터 출력되어 나가는 부분을 출력 모듈(Output Module, 121)이라고 한다.

여기서, 다수의 가입자/중계선과 연결되는 정합 모듈(111, 121)은 ATM protocol의 물리 계층 기능을 전달하여 처리하는 Line Interface (LI, 112)와 ATM 셀 단위의 버퍼 관리 및 트래픽 제어 기능을 전달하는 Traffic Control Module(TCM, 113)로 구성된다. 상기 입력 모듈(111)에 포함된 TCM(113)을 Ingress TCM이라 하고, 상기 출력 모듈(121)에 포함된 TCM(123)을 Egress TCM이라고 한다.

상기 중앙 교환 모듈(131)은 다수의 입출력 포트(141)를 가지며, 내부는 단위 스위치 모듈이 다단으로 구성되는 구조를 가정한다. 상기 각 ATM 단위 스위치 모듈은 공유 버퍼형 스위치이다.

도 2는 본 발명의 일 실시예에 따른 TCM 내부에서 ABR 및 UBR을 포함하는 복수의 ATM 트래픽 클래스를 수용하는 버퍼 관리 구조 및 스케줄링 구조를 나타낸 도면으로서, 이를 상세히 설명하면 다음과 같다.

CBR 및 VBR 등의 실시간 처리가 요구되는 트래픽은 최상위 우선 순위를 갖는 큐(221)에 저장되고, ABR과 UBR등의 비실시간 트래픽은 먼저 각 연결별로 할당된 큐(211)에 저장된 후, 연결별 큐간의 스케줄링(212) 과정을 거쳐 해당 클래스 큐(222, 223)로 옮겨진다. 상기 클래스 큐(222, 223) 간에는 우선 순위 제어에 의하여 CBR, VBR, ABR, UBR의 순서로 높은 우선 순위를 갖는 셀이 먼저 스케줄링(231)된다.

이 때, ABR 및 UBR 클래스에 속하는 각 연결의 스케줄링 속도는 Egress TCM측에서 송신원으로 향하는 역방향의 RM 셀(Backward RM ; BRM)에 실어 보내는 ER(Explicit Rate) 값에 의하여 결정된다.

도 3은 본 발명의 일 실시예에 따른 데이터 셀의 흐름과 ABR 및 UBR 트래픽의 제어 메커니즘을 나타낸 도면으로서, 이를 상세히 설명하면 다음과 같다.

ABR과 UBR의 데이터 셀이 교환기 내부를 통과할 때, 각 스위치 단위 소자(322, 323, 324)는 데이터 셀 내부의 지정된 곳에 해당 출력 링크의 해당 클래스 큐 값을 누적 기록한다. 상기 각각의 단위 스위치 소자(322, 323, 324)는 각각의 출력 링크(325)별로 CBR, VBR, ABR, UBR 각각의 클래스별 큐를 갖는다. 예를 들어, Ingress TCM(311)으로부터 교환 모듈(321)로 입력 되어 교환 모듈 내부의 단위 스위치 소자 1(322), 5(323), 12(324)를 거쳐 Egress TCM M(332)으로 출력되는 ABR 연결 1의 경우, 스위치 소자 1(322)에서의 ABR 클래스 버퍼 크기를 q_1 , 스위치 소자 5(323)에서의 버퍼 크기를 q_5 , 스위치 소자 12(324)에서의 버퍼 크기를 q_{12} 라고 하면, Egress TCM M(332)에서는 ABR 클래스에 대한 스위치 내부의 전체 버퍼 크기 Q_1 을 ($Q_1 = q_1 + q_5 + q_{12}$)의 식에 의하여 얻을 수 있다.

또한, 마찬가지로 Egress TCM M(332)으로 출력되는 N 개의 연결들에 대해서도 Q_1, \dots, Q_N 을 구할 수 있다.

도 4는 본 발명의 일 실시예에 따른 Egress TCM M에서 N번째 연결이 거쳐온 스위치 모듈 내부의 총 버퍼 합을 구하는 과정을 논리적으로 나타낸 도면으로서, 각각의 Egress TCM에서는 수신된 모든 연결에 대하여 ER 값을 매 제어 시간 간격 T마다 계산한다.

현재 활성화된 ABR 및 UBR 연결 수의 합을 N이라 하면, 시간 k에 ABR과 UBR 트래픽에 허용 가능한 대역 폭은 CBR과 VBR에 할당된 대역폭을 Egress TCM의 최대 링크 속도에서 뺀 나머지 값으로 구할 수 있다. 이것을 이용 가능 대역폭 $A(k)$ 라 하면, 동일한 조건에서는 ABR과 UBR에 할당되어야 할 공정한 대역폭 $FS(k)$ 는 $A(k)/N$ 에 의하여 구할 수 있다.

그러나, 내부 버퍼에 흔적이 발생한 단위 스위치 소자를 거치는 연결은 $FS(k)$ 보다 작은 대역폭을, 그러하지 아니한 경우에는 더 큰 대역폭을 할당하는 것이 셀 손실을 막고 링크 효율을 높이는 방법이 된다. i번째 연결에 대한 셀 전송율은 현재의 셀 전송율에 스위치 내부에서의 버퍼 크기를 고려하여 결정된 증감분을 더해서 결정한다.

전송률을 구하는 식을 자세히 구하여 보면, 먼저, 큐값의 목표치 Q_T 와 측정된 큐값의 차이를 최소화하고, 공정성을 유지하기 위한 성능 평가 함수 $J_i(k)$ 를 아래의 [수학식 1]과 같이 설정한다.

$$J_i(k) = \frac{1}{2}(Q_T - Q_i(k))^2 + \frac{1}{2}(\lambda_i(k-1) - FS(k))^2 \quad i = 1, 2, \dots, N$$

$$FS(k) = A(k)/N$$

여기서 $FS(k)$ 는 Fair Share이고, $A(k)$ 는 시간 k에서의 가용 대역폭을, N은 같은 Egress TCM으로 향하는 ABR과 UBR의 총 연결 수를 의미한다. 이상에서 주어진 성능 평가 함수 $J_i(k)$ 를 최소화하는 전송율을 구하는 것은 아래의 [수학식 2]와 같이 최적화 문제를 푸는 것과 같다.

$$\min J_i(k) = \frac{1}{2}(Q_T - Q_i(k))^2 + \frac{1}{2}(\lambda_i(k-1) - FS(k))^2$$

$$\text{subject to } 0 \leq \lambda_i(k) \leq \lambda_{PCR}, \quad i = 1, 2, \dots, N$$

여기서 λ_i 는 i번째 연결의 전송율을 의미한다.

한편, T를 제어 시간 간격이라 하면 아래의 [수학식 3]을 얻는다.

$$Q_i(k) = \left(\sum_{i=0}^N \lambda_i(k-1) - A(k) \right) \cdot T$$

$$e_i(k) = Q_T - Q_i(k),$$

위에서 설정된 문제의 최적 해를 구하기 위하여 잘 알려진 Steepest descent method를 사용하면, 아래의 [수학식 4]를 얻는다.

$$\lambda_i(k) = \lambda_i(k-1) + \Delta\lambda_i(k),$$

$$\Delta\lambda_i(k) = -\mu \cdot \frac{\partial J_i(k)}{\partial \lambda_i(k-1)}$$

$$\begin{aligned} &= \mu \cdot \left(e_i(k) \cdot \frac{\partial Q_i(k)}{\partial \lambda_i(k-1)} T - (\lambda_i(k-1) - FS(k)) \right) \\ &= \mu \cdot (e_i(k) \cdot (FS(k) - \lambda_i(k-1))) \end{aligned}$$

윗 식에서 μ 는 알고리즘의 수렴 속도를 결정하는 학습 파라미터이다.

상기 수학식에 의하여 결정되는 전송율은 constrain이 없는 연결들에 대하여 할당해 준다. Max-min fairness를 위해서는 constrain 있는, 즉, 다른 노드에서의 bottleneck에 의하여 Fair Share 값 미만의 전송 속도만을 갖는 연결들에 대해서는 Fair Share와 그 제한된 전송율의 차이에 해당하는 대역폭을 constrain이 없는 연결들에 재분배해야 한다. 이것은 Ingress TCM에서 측정한 각 연결들의 입력 전송율을 계산된 Fair Share(FS) 값과 비교한 후에 constrain 여부를 판단한다.

도 5는 본 발명의 일 실시예에 따른 Ingress 및 Egress TCM의 내부 구성을 나타낸 도면으로서, 이를 상세히 설명하면 다음과 같다.

Ingress 및 Egress TCM은 물리적으로 하나의 보드에 구현되며, 스위치 모듈의 양방향(Full Duplex) 한 포트를 지원한다.

Ingress TCM(511)은 수신된 셀을 클래스에 따라 구분하는 Demux(512) 부분과 ABR의 연결별 큐(513), UBR의 연결별 큐(514) 및 교환 모듈로 셀을 전송하는 클래스 큐(515) 및 클래스 스케줄러(516) 부분으로 구성된다.

Egress TCM(521)은 스위치로부터 출력되는 데이터 셀과 상기 Ingress TCM(511)으로부터 스케줄링 속도 계산을 위해 보내지는 RM 셀을 받아 처리하는 Rate Controller(522), 물리 링크별로 존재하는 클래스별 큐(523) 부분으로 구성된다.

상기 Ingress TCM의 Demux(512)에서는 사용자측으로부터 전송된 셀을 클래스별로 구분하여 ABR과 UBR의 연결별 큐(513, 514)에 저장한다. 수신원으로부터 상기 Ingress TCM(511)으로 ABR의 BRM(Backward RM) 셀이 도착하면, 이것은 상기 Demux(512)에 의하여 상기 Egress TCM(521)으로 보내지고, 상기 Rate Controller(522)에서는 데이터 셀의 헤더에 실려오는 스위치 모듈 내부의 큐 상태 정보로부터 계산된 각 연결별 Scheduling Rate를 기록한 후, Backward RM 셀의 ER 필드에 실어서 다시 Ingress의 ABR VC queue를 통하여, 스위치 모듈로 전송하게 된다. BRM 셀은 스위치 모듈을 통하여 상기 Egress TCM(521)으로 데이터 셀을 전송한 모든 Ingress TCM으로 역전송된다.

스위치 모듈을 통과한 BRM 셀을 받은 상기 Egress TCM(521)에서는 물리적으로 한 보드에 존재하는 상기 Ingress TCM(511)으로 이것을 보내고, 상기 Ingress TCM(511)에서는 해당 ABR 및 UBR 연결들의 스케줄링 속도를 BRM 셀 내부의 ER 값으로 변경함으로써, 스위치 모듈 내부에서의 버퍼 폭주를 막을 수 있다. UBR 트래픽에 대해서는 수신원에서 어떠한 BRM 셀도 전송되어 오지 않기 때문에 상기 Egress TCM(521)에서 매 N 개의 데이터 셀을 수신할 때마다, 데이터 셀을 전송한 상기 Ingress TCM(511)으로 향하는 BRM 셀을 발생시킨다. 이것은 상기 Rate Controller(522)에서 수행된다. 이렇게 발생된 UBR 연결의 BRM 셀은 목적지인 상기 Ingress TCM(511)에 전달되어 그 내부의 ER 값이 읽혀진 후, 폐기되도록 한다.

도 6은 본 발명의 일 실시예에 따른 BRM 셀이 도착할 때, Egress TCM에서 BRM 셀의 ER field에 실리게 될 연결별 스케줄링 속도를 계산하는 과정을 나타낸 도면으로서, 이를 상세히 설명하면 다음과 같다.

주기적으로 계산된 ER 값과 측정으로부터 얻어진 Fair Share 값 중 하나를 스케줄링 속도로서, RM 셀 내부의 ER 필드에 기록하게 되는데, 이는 목표로 정한 링크 이용율과 측정된 링크 이용율을 비교하여 결정한다.

여기서, λ_i 는 i번째 연결의 전송 속도를 의미하고, N_{active} 는 현재 활성화된 연결의 수를 의미한다. Load Factor는 TCM 출력 링크의 용량을 측정된 전체 트래픽의 양으로 나누어서 구하고, 이 값과 Target Utilization 값을 비교하여 Target Utilization이 작을 때는 FS(k) 값과 λ_i 중 작은 값을, 반대의 경우는 FS(k) 값과 λ_i 중 큰 값을 ER 값으로 결정하게 된다. Target Utilization 값은 대개 0.9나 0.95의 값을 사용한다.

상기와 같은 본 발명은 컴퓨터로 읽을 수 있는 기록 매체로 기록되고, 컴퓨터에 의해 처리될 수 있다.

앞서 상세히 설명한 바와 같이 본 발명은 비동기 전송 모드(Asynchronous Transfer Mode) 교환 시스템에서 ABR 및 UBR 서비스를 수용하기 위한 트래픽 제어 방법에 있어서 교환 모듈 내부의 단위 스위치 소자에서의 클래스별 버퍼 크기를 고려하여 스위치 입력 모듈에서의 셀 스케줄링 속도를 제어함으로써 보다 적은 버퍼를 사용하여 효율적으로 트래픽을 제어할 수 있는 효과가 있다.

이상에서 본 발명에 대한 기술 사상을 첨부 도면과 함께 서술하였지만 이는 본 발명의 가장 양호한 일 실시예를 예시적으로 설명한 것이지 본 발명을 한정하는 것은 아니다. 또한, 이 기술 분야의 통상의 지식을 가진 자이면 누구나 본 발명의 기술 사상의 범주를 이탈하지 않는 범위 내에서 다양한 변형 및 모방이 가능함은 명백한 사실이다.

(57) 청구의 범위

청구항 1

입출력 정합 모듈 및 중앙 교환 모듈로 구성되는 ATM(Asynchronous Transfer Mode, 비동기 전송 모드) 교환 시스템에 ABR(Available Bit Rate, 가용 비트 속도) 및 UBR(Unspecified Bit Rate, 불특정 비트 속도) 서비스의 트래픽 제어 방법에 있어서,

Ingress TCM에서의 스케줄링 속도를 계산하기 위하여 데이터 셀의 헤더를 이용해서 데이터 셀이 지나는 교환 모듈 내부의 모든 단위 스위치 소자의 출력 링크 버퍼의 크기의 합을 데이터 셀의 헤더에 기록하여 Egress TCM으로 전달하는 것을 특징으로 하는 트래픽 제어 방법.

청구항 2

제 1 항에 있어서,

전달받은 단위 스위치 소자의 출력 링크 버퍼 크기의 합으로부터 상기 Egress TCM에서 ABR 및 UBR 연결 별 스케줄링 속도를 계산한 후, 해당 연결의 Ingress TCM으로 전송하는 트래픽 제어 방법.

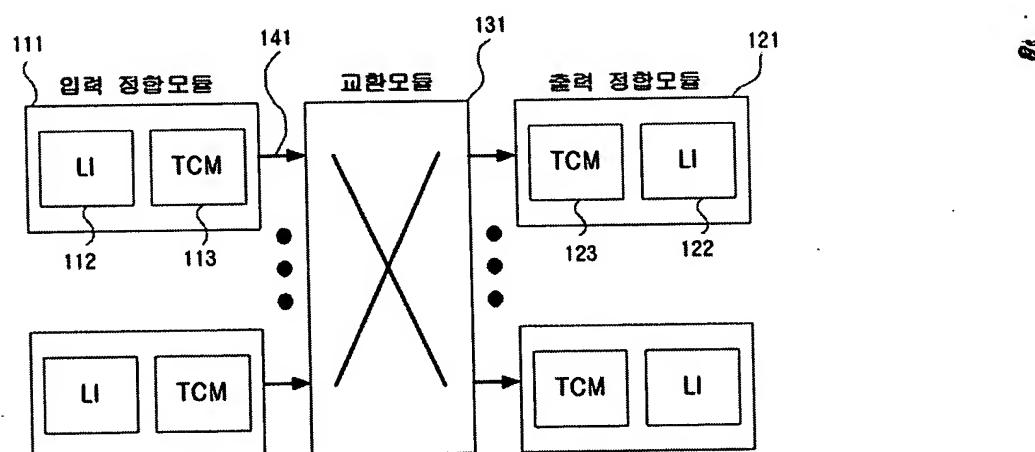
청구항 3

제 2 항에 있어서,

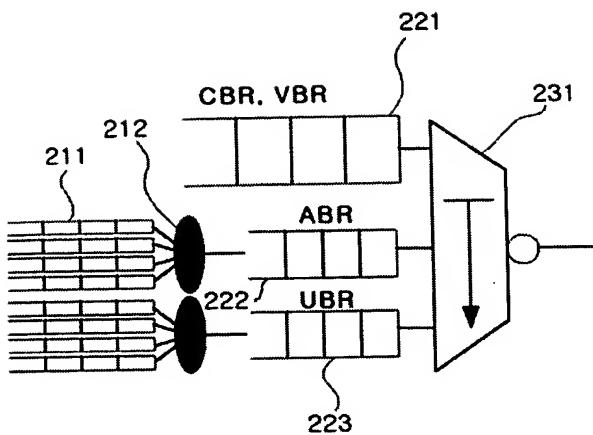
UBR 서비스의 트래픽 제어를 위하여 상기 Egress TCM에서 UBR의 BRM 셀을 발생시킨 후, 상기 Ingress TCM으로 전송하는 것을 특징으로 하는 트래픽 제어 방법.

도면

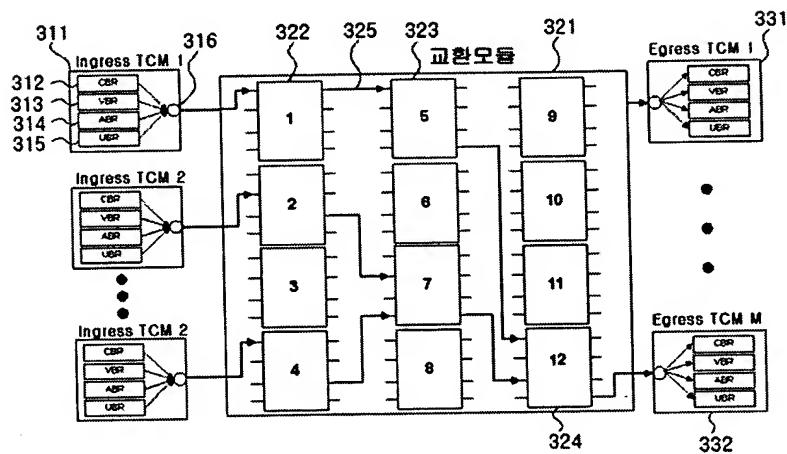
도면 1



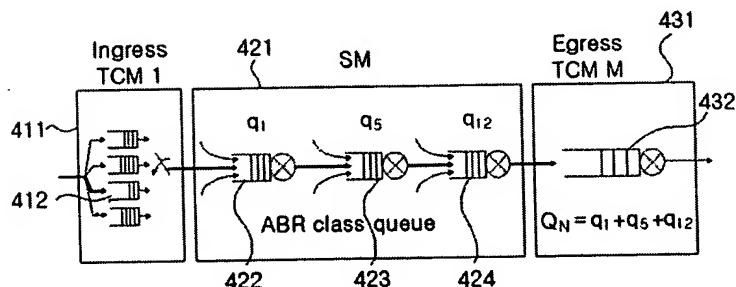
도면2



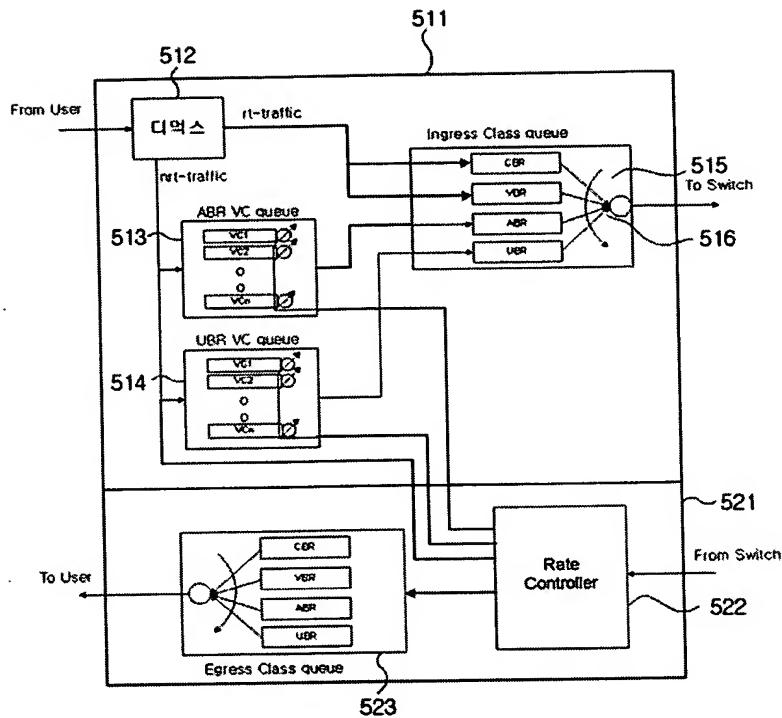
도면3



도면4



도면5



도면6

$\text{Load Factor} = \frac{\text{Link Capacity}}{\text{Measured Load}}$ If $\text{Load Factor} > \text{Target Utilization}$ $ER_i = \min(\text{Fair Share}, \lambda_i)$ Else $ER_i = \max(\text{Fair Share}, \lambda_i)$
